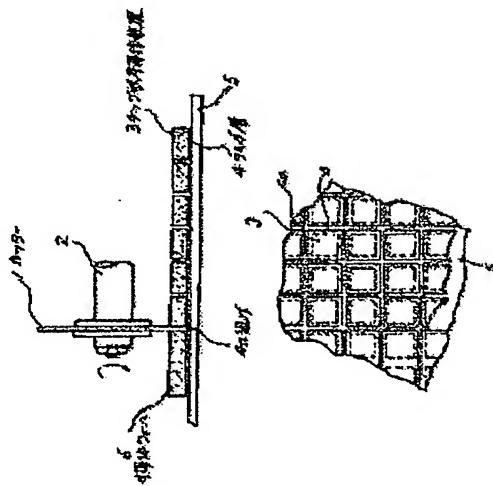


CUTTING METHOD FOR SEMICONDUCTOR WAFER**Publication number:** JP4058546**Publication date:** 1992-02-25**Inventor:** TAIRA SHOICHI**Applicant:** NIPPON ELECTRIC CO**Classification:****- International:** H01L21/301; H01L21/78; H01L21/02; H01L21/70;
(IPC1-7): H01L21/78**- European:****Application number:** JP19900170975 19900628**Priority number(s):** JP19900170975 19900628**Report a data error here****Abstract of JP4058546**

PURPOSE: To prevent a cutter from being clogged by a method wherein a relief which has exposed the face of a semiconductor wafer is formed so as to correspond to a dicing line in a solder layer formed on the rear of the wafer and the wafer is cut along the relief by using the cutter. **CONSTITUTION:** Relieves 4a which have exposed the face of a semiconductor wafer 6 are formed so as to correspond to dicing lines by a cutter 1 in a solder layer 4 formed on the rear of the wafer. Then, the rear of the semiconductor wafer 6 is pasted on a tape 5. The semiconductor wafer 6 is cut along the dicing lines corresponding to the relieves 4a from the surface side of the semiconductor wafer 6 by using the cutter 1; and a wafer-shaped semiconductor device is separated into chip-shaped semiconductor devices 3. Thereby, the solder layer 4 does not adhere to the tip of the cutter 1, and it is possible to prevent the cutter 1 from being clogged.



Data supplied from the esp@cenet database - Worldwide

⑩日本国特許庁(JP)

⑪特許出願公開

⑫公開特許公報(A)

平4-58546

⑬Int. Cl. 5

H 01 L 21/78

識別記号

厅内整理番号

L

6940-4M

Q

6940-4M

⑭公開 平成4年(1992)2月25日

審査請求 未請求 請求項の数 2 (全3頁)

⑮発明の名称 半導体ウェーハの切断方法

⑯特 願 平2-170975

⑯出 願 平2(1990)6月28日

⑰発明者 平 正一 東京都港区芝5丁目7番1号 日本電気株式会社内

⑯出願人 日本電気株式会社 東京都港区芝5丁目7番1号

⑰代理人 弁理士 菅野 中

明細書

1. 発明の名称

半導体ウェーハの切断方法

2. 特許請求の範囲

(1) 逃げ形成工程と、切断工程とを有する半導体ウェーハの切断方法であって、

逃げ形成工程は、半導体ウェーハ裏面に成膜されるソルダ層に、ウェーハ面を露出させた逃げをカッターによるダイシングラインに対応させて形成する工程であり、

切断工程は、半導体ウェーハを前記逃げに対応したダイシングラインに沿ってカッターで切断し、ウェーハ状半導体装置を個々に独立したチップ状半導体装置に分離する工程であることを特徴とする半導体ウェーハの切断方法。

(2) 前記逃げの巾は、カッターの巾より広幅としたことを特徴とする請求項第(1)項記載の半導体ウェーハの切断方法。

3. 発明の詳細な説明

(産業上の利用分野)

本発明はウェーハ状の半導体装置を個々の独立した半導体装置にする切断方法に関する。

【従来の技術】

従来のウェーハ切断方法は第2図に示すように、テープ5に貼付けられたウェーハ6を高速回転のカッター1で個々の独立した半導体装置3に切断するようになっている。また被切断物である半導体装置は、半導体(Si, GaAs)と、チップ状の半導体装置を、外部引出し用リードフレームに固定するためのソルダ層(Au)4からの2層になっている。

第2図に示すように、半導体(Si, GaAs)とソルダ層(Au)の異質の2層からなり、かつソルダ層4は、Auを主成分とした材質であるため、柔らかくカッターの先端が目詰りを起して切れ味が悪くなる。

そのような状態で切断を続けると、切断面に不具合が発生して、さらに続けるヒストレスが加わり、クラック等が発生するため、カッター1を交換する必要が生じてくる。そのため、従来はカッター1を頻繁に交換して切断を行っていた。

〔発明が解決しようとする課題〕

この従来のウェーハ切断方法では、ソルダ層(Au)4を切断するため、カッター1の先端に目詰りが生じ、初期の切断面を維持することが困難であった。また第3図に示すように切込み深さを調整してソルダ層4に切込みが入らないようにすると、目詰りが生じなく、切刃への影響はなくなるが、切断の最終目的である個々の半導体装置3にすることを果たせず、第3図の方法では有効な対策とならないという問題点があった。

本発明の目的は切刃の目詰りをなくすことにより、従来の問題点を解決した半導体ウェーハの切断方法を提供することにある。

〔課題を解決するための手段〕

前記目的を達成するため、本発明に係る半導体ウェーハの切断方法においては、逃げ形成工程と、切断工程とを有する半導体ウェーハの切断方法であって、

逃げ形成工程は、半導体ウェーハ裏面に成膜されるソルダ層に、ウェーハ面を露出させた逃げを

応させて形成する。尚、実施例では逃げ4aは、チップ状半導体装置3を周回するように格子状に形成してある。また、逃げ4aの巾w₁はカッター1の巾w₂より広幅に設定してある。その後、半導体ウェーハ6の裏面をテープ5に貼付ける。

次に、スピンドル2に軸支したカッター1を高速回転させることにより、カッター1で半導体ウェーハ6の裏面側から該ウェーハ6を逃げ4aに対応したダイシングラインに沿って切断し、ウェーハ状半導体装置を個々に独立したチップ状半導体装置3に分離させる。

本発明によれば、カッター1で切断するウェーハ6の裏面側にウェーハ面が露出しているため、カッター1の先端にソルダ層4が付着することはなく、カッター1が目詰りすることはない。

尚、実施例ではカッター1として高速回転する円板状のブレードを用いたが、これに限定されるものではない。

〔発明の効果〕

以上説明したように本発明は半導体装置の裏面

カッターによるダイシングラインに対応させて形成する工程であり、

切断工程は、半導体ウェーハを前記逃げに対応したダイシングラインに沿ってカッターで切断し、ウェーハ状半導体装置を個々に独立したチップ状半導体装置に分離する工程であり、また前記逃げの巾は、カッターの巾より広幅としたものである。

〔作用〕

本発明は、半導体ウェーハの裏面に成膜されるソルダ層に、カッターによるダイシングラインに対応させた逃げを設け、カッターの切断位置のソルダ層をなくすことにより、カッターの目詰りをなくすものである。

〔実施例〕

以下、本発明の一実施例を図により説明する。

第1図は本発明の一実施例を示す図である。

図において、半導体ウェーハ6をテープ5に貼付ける前段階において、半導体ウェーハ裏面に成膜されるソルダ層4に、ウェーハ面を露出させた逃げ4aをカッター1によるダイシングラインに対

に成膜されたソルダ層をカッターで切削することができないため、カッターの目詰りを引き起こすことなく、カッターの寿命を伸すことができ、かつ各半導体装置間の切断面にクラックやテッピングの発生をなくして切断でき、製造歩留りを向上できるという効果を有する。

4. 図面の簡単な説明

第1図は本発明の一実施例を示す図、第2図、

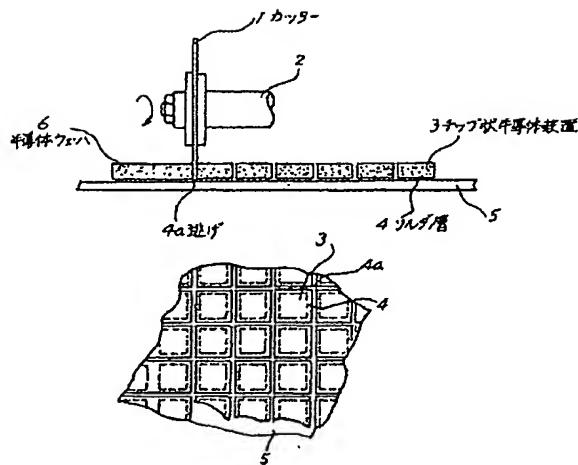
第3図は従来方法を示す図である。

1 … カッター	2 … スピンドル
3 … 半導体装置	4 … ソルダ層
5 … テープ	6 … 半導体ウェーハ

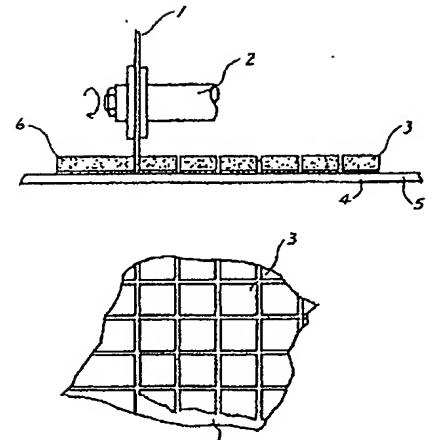
特許出願人 日本電気株式会社

代理人弁理士菅野

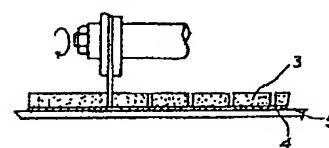
中



第 1 図



第 2 図



第 3 図